

학부생 연구기회 프로그램 (UROP) 공고

◆ 담당교수 : 이재욱	◆ 연구실명 : 아키텍처 및 코드최적화 연구실
◆ UROP 연구 과제명 : RISC-V CPU+Deep Learning Accelerator의 FPGA 프로토타이핑	
◆ 모집대상 : 학부 3, 4학년 (컴퓨터구조 이수자)	
◆ 모집기간 : ~ 2018년 12월 말	

UC Berkeley에서 개발한 오픈소스 RISC-V CPU와 Nvidia에서 공개한 딥러닝 가속기인 NVDLA(NVIDIA Deep Learning Accelerator)의 내부 구조를 학습하고, 이를 결합하여 Host CPU+가속기로 구성된 이기종(heterogeneous) 아키텍처를 FPGA에 프로토타이핑한다. 또한, 이를 활용해 다양한 딥러닝 응용의 HW/SW의 성능 튜닝 기술을 연구한다.

습득하게 될 기술

RISC-V 명령어 세트의 이해, NVDLA 아키텍처의 이해, 딥러닝 응용의 HW/SW 성능 튜닝 기술, FPGA 에뮬레이션 기술, 논문 작성법.

자격요건 (상담 환영)

- 컴퓨터구조 과목 이수 (최소 A0 이상 선호함)
- C/C++/Scala/Verilog 중 하나의 언어에 능숙
- 2019년 1, 2월 겨울방학 중 전일제 인턴쉽과의 연계를 선호함(자율시간 근무제, 인턴쉽 장학금 지원 가능). 졸업 프로젝트 연계 가능.



서울대학교 컴퓨터공학부

Seoul National University
Dept. of Computer Science and Engineering

문의 | 아키텍처 및 코드최적화 연구실 (함태준 박사, ham.taejun@gmail.com, 02-880-1836)